

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **2000-068639**  
(43)Date of publication of application : **03.03.2000**

---

(51)Int.Cl. **H05K 3/34**  
**H01L 25/04**  
**H01L 25/18**

---

(21)Application number : **10-237253** (71)Applicant : **DENSO CORP**  
(22)Date of filing : **24.08.1998** (72)Inventor : **IMAZUMI NORIHISA**  
**TANAHASHI AKIRA**

---

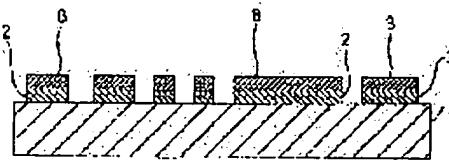
## **(54) SOLDERING OF ELECTRONIC COMPONENT**

### **(57)Abstract:**

**PROBLEM TO BE SOLVED:** To prevent voids from being generated to the utmost in the soldered part of an electronic component in the case where the electronic component is mounted on a board by reflow soldering.

**SOLUTION:** This soldering method is executed as follows: a solder paste 8 is fed to a board 1 and thereafter, before an electronic component is mounted on the paste 8 and is reflow-soldered to the board 1, the paste 8 is heated at a temperature (70 to 150° C) in the degree that the powder solder in the paste 8 is not molten. According to this method, as the paste 8 is heated in the process previous to the process for mounting the component, the low-boiling point content in a flux is vaporized at the time of the heating.

Therefore, when the component is reflow-soldered, vapor can be prevented from being generated to the utmost and can be prevented from being remaining as voids to the utmost.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-68639

(P2000-68639A)

(43)公開日 平成12年3月3日(2000.3.3)

(51)Int.Cl.<sup>7</sup>

H 05 K 3/34  
H 01 L 25/04  
25/18

識別記号

5 0 7

F I

H 05 K 3/34  
H 01 L 25/04

テマコート(参考)

5 0 7 C 5 E 3 1 9  
Z

テマコート(参考)

5 0 7 C 5 E 3 1 9  
Z

審査請求 未請求 請求項の数1 O.L (全4頁)

(21)出願番号 特願平10-237253

(22)出願日 平成10年8月24日(1998.8.24)

(71)出願人 000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

(72)発明者 今泉 典久

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(72)発明者 棚橋 昭

愛知県刈谷市昭和町1丁目1番地 株式会  
社デンソー内

(74)代理人 100071135

弁理士 佐藤 強

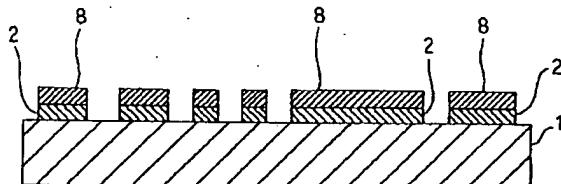
F ターム(参考) 5E319 AA03 AA07 AB05 AC01 AC04  
BB05 CC33 CD27 CD29 CD60  
CC07

(54)【発明の名称】 電子部品の半田付け方法

(57)【要約】

【課題】 リフロー半田付けによって電子部品を基板に実装する場合、その半田付け部にボイドが発生することを極力防止する。

【解決手段】 基板1に半田ペースト8を供給した後、半田ペースト8上に電子部品を搭載してリフロー半田付けする前に、半田ペースト8をその中の粉末半田が溶融しない程度の温度(70°C~150°C)で加熱する。これによれば、電子部品を搭載する前の工程で、半田ペースト8を加熱するので、その時、フラックス中の低沸点の成分が蒸発する。このため、リフロー半田付け時に蒸気が発生することを極力防止でき、ボイドとして残留することを極力防止できる。



## 【特許請求の範囲】

【請求項1】 電子部品を半田付けしようとする部材にリフロー半田付けによって半田付けするものにおいて、前記実装対象物に半田ペーストを供給する工程と、前記半田ペーストを当該半田ペースト中の半田の溶融温度以下で加熱する工程と、前記半田ペースト上に前記電子部品を搭載する工程と、前記半田ペーストをリフロー加熱して当該半田ペースト中の半田を溶融させ、前記電子部品を前記実装対象物に半田付けする工程とを順に実行してなる電子部品の半田付け方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、リフロー半田付けによって電子部品を半田付けする方法に係り、特にリフロー半田付け時にフラックスから発生する蒸気を減少させ、ボイドとして残ることを防止しようとしたものに関する。

## 【0002】

【従来の技術】半田付け部にボイドが残留することを防止する技術として特開昭63-300519号公報に開示されたものがある。これは、半導体チップを半田付けによってヒートシンクにダイボンディングしてなる半導体装置において、ダイボンディング面を、その縁部よりも中央部ほど隆起した傾斜面として形成するというものである。

【0003】このようにすれば、半導体チップとダイボンディング面との間に介装された半田の厚みは、ダイボンディング面の中央部から縁部側にいくほど厚くなる。このため、ダイボンディング作業時における半田の溶融および凝固は、まず、ダイボンディング面の中央部付近から始まり、その縁部へと徐々に進んで行くことになる。このため、半導体チップとヒートシンクとの間に存在していた空気は順次押し出されて外部に放出されることとなり、半導体チップとヒートシンクとの間の隙間に存在する空気がボイドとして半田付け部に残留することを防止できるというものである。

## 【0004】

【発明が解決しようとする課題】リフロー半田付けによって電子部品を回路基板に実装する場合、従来では、まず、回路基板に半田ペーストを印刷或いはノズル等により塗布し、その後、半田ペーストの塗布部に電子部品を搭載し、そして、リフロー半田付けを行う。

【0005】上記半田ペーストは、粉末半田とフラックスとを混練したもので、そのフラックス中には、ロジン、活性剤、増粘剤、チクソ剤、溶剤などの様々な成分が含まれている。このため、リフロー半田付け時に、半田ペーストが加熱されると、フラックス中の低沸点の成分が蒸発し、半田付け部にいわゆるボイドとして残留するという問題を生ずる。特に、電子部品がパワートラン

ジスタのような比較的大きな半田付け面積をもつものでは、リフロー半田付け時に発生した蒸気は電子部品と基板との間から抜け出し難く、ボイドとして残留する傾向が高い。

【0006】このように、半田ペースト中の低沸点成分が蒸発することによって発生した蒸気は、前述の特開昭63-300519号公報に開示された構造では、外部に逃がすことはできず、その解決が強く望まれている。

【0007】本発明は上記の事情に鑑みてなされたもので、その目的は、リフロー半田付けによって電子部品を実装する場合に、その半田付け部にボイドが発生することを極力防止できる電子部品の半田付け方法を提供するにある。

## 【0008】

【課題を解決するための手段】上記の目的を達成するために、本発明の電子部品の半田付け方法は、電子部品を半田付けしようとする部材にリフロー半田付けによって半田付けするものにおいて、前記実装対象物に半田ペーストを供給する工程と、前記半田ペーストを当該半田ペースト中の半田の溶融温度以下で加熱する工程と、前記半田ペースト上に前記電子部品を搭載する工程と、前記半田ペーストをリフロー加熱して当該半田ペースト中の半田を溶融させ、前記電子部品を前記実装対象物に半田付けする工程とを順に実行することを特徴とするものである。

【0009】この構成によれば、電子部品を搭載する前の工程で、半田ペーストが半田の溶融温度以下で加熱されるので、その時、フラックス中の低沸点の成分が蒸発する。このため、リフロー半田付け時に蒸気が発生せず、発生してもその量は少ないので、半田付け部にいわゆるボイドとして残留することを極力防止できる。

## 【0010】

【発明の実施の形態】以下、本発明の一実施例を電子部品をセラミック基板にリフロー半田付けによって実装する場合に適用して図面を参照しながら説明する。図1は電子部品を実装した後のセラミック基板（以下、基板）1を示すもので、基板1上の導体2に例えばセラミックコンデンサ3、IC4、パワートランジスタ5、ターミナル6等が半田7によって接続されている。

【0011】これらの電子部品のリフロー半田付けによる実装方法を説明するに、基板1には、図2に示すように、導体2が予め所定の回路パターンで形成されている。そして、第1工程（ペースト塗布工程）では、その導体2上に半田ペースト8をスクリーン印刷手段、ノズル等による供給手段によって塗布する。

【0012】そして、次の第2工程（プレヒート工程）で、導体2上の半田ペースト8を、大気または窒素もしくは水素の雰囲気で、或る温度、例えば80℃～150℃、具体的には70℃で1分間加熱するプレヒートを行う。半田ペースト8は、粉末半田とフラックスとを混練

したもので、そのフラックス中には、ロジン、活性剤、増粘剤、チクソ剤、溶剤などの様々な成分を含んでいる。そして、プレヒートにより半田ペースト8中に含まれている上記のような成分のうち、低沸点成分（150℃よりも低い温度で蒸発する成分）が蒸発する。このとき、半田ペースト8上には、まだ電子部品等が搭載されていないので、低沸点成分の蒸気は、半田ペースト8の上面等から外部に自由に逃げ出る。また、半田ペースト8中には、吸湿した水分が含まれているが、この水分もプレヒートにより蒸発し、外部に逃げ出る。

【0013】なお、上記の低沸点成分とは、ロジンなどの常温固体成分を溶解し、ペースト化するために用いられる溶剤（従って、導体2への印刷後は不要）や、部品粘着性、リフロー特性に影響を与えない成分である。粉末半田としては、一般的には共晶半田が用いられ、その溶融温度は183℃前後であるから、プレヒートにより粉末半田が溶融することはない。従って、第2工程のプレヒートは、半田ペースト8の粉末半田が溶融せず、フラックス中の部品粘着性やリフロー特性等に影響を与えない成分が気化するような温度と時間で半田ペースト8を加熱する工程ということができる。

【0014】さて、上記の第2工程を行った後、直ちに、図3に示すように、半田ペースト8上にセラミックコンデンサ3、IC4、パワートランジスタ5、ターミナル6等を搭載し、大気または窒素もしくは水素の雰囲気中で基板1を粉末半田の溶融温度に加熱して半田付けする第3工程（リフロー加熱工程）を行う。これにより半田ペースト8中の粉末半田が溶融し、セラミックコンデンサ3、IC4、パワートランジスタ5、ターミナル\*

\* 6等が導体2に半田付けされる。なお、リフロー工程における加熱温度と時間との関係（温度プロファイル）の一例を図4に示す。

【0015】このように本実施例では、リフロー加熱工程の前にプレヒート工程を行って低沸点成分、水分を蒸発させているので、最後のリフロー工程では、半田ペースト8の成分の蒸発がなく、蒸発があっても、その量は少ない。このため、比較的大きな半田付け面積をもったパワートランジスタ5でも、その半田付け部にボイドが形成されず、或いは、ボイドが形成されてもその量は少なくなる。

【0016】なお、本発明は上記し且つ図面に示す実施例に限定されるものではなく、例えばパワートランジスタ5を半田付けする場合に限らず、電子部品を実装する場合に広く適用でき、また、電子部品を半田付けする実装対象物としては基板1に限られない等、その要旨を逸脱しない範囲で種々変更して実施できる。

#### 【図面の簡単な説明】

【図1】本発明の一実施例を示す実装後の基板を示す断面図

【図2】基板に半田ペーストを印刷した状態を示す断面図

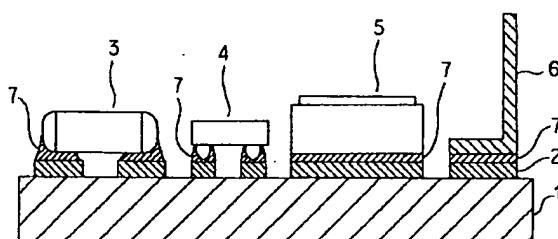
【図3】半田ペースト上に電子部品を装着した状態を示す断面図

【図4】リフロー加熱工程の温度プロファイル図

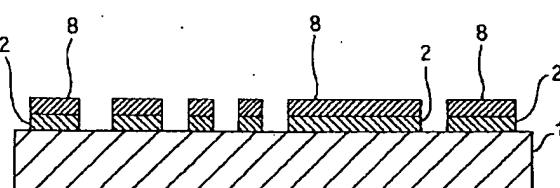
#### 【符号の説明】

図中、1は基板、2は導体（実装対象物）、5はパワートランジスタ（電子部品）、8は半田ペーストである。

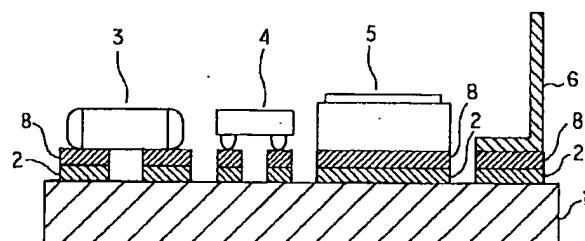
【図1】



【図2】



【図3】



【図4】

